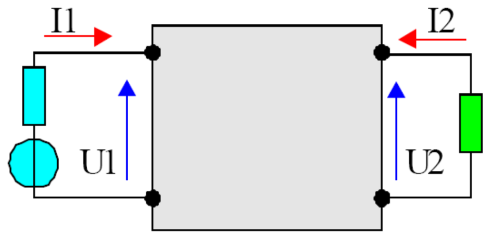
IUT Perpignan	ELECTRICITE - ELECb	TD N°7
Les quadripôles		J. BRESSON

1. Définition

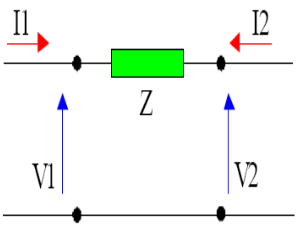
De nombreux circuits peuvent être représentés sous la forme d'une « boîte » munie de deux bornes d'entrée et de deux bornes de sortie, que l'on appèle quadripôle.



2. Quelques exemples de quadripôles

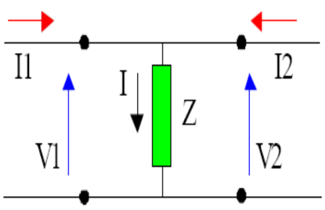
Le quadripôle série :

$$\begin{bmatrix} V_2 \\ I_2 \end{bmatrix} = \begin{bmatrix} 1 & Z \\ 0 & -1 \end{bmatrix} . \begin{bmatrix} V_1 \\ -I_1 \end{bmatrix}$$



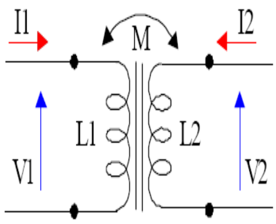
Le quadripôle parallèle :

$$\begin{bmatrix} V_2 \\ I_2 \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 1/Z & 1 \end{bmatrix} . \begin{bmatrix} V_1 \\ -I_1 \end{bmatrix}$$

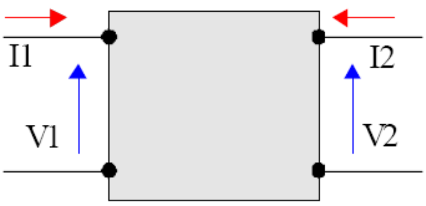


Le transformateur :

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = j\omega \begin{bmatrix} L_1 & M \\ M & L_2 \end{bmatrix} . \begin{bmatrix} I_1 \\ I_2 \end{bmatrix}$$



3. Matrices représentatives des quadripôles



Dans tout ce qui suit, les tensions sont représentées vers le haut et les courants rentrants.
Ainsi, on peut dénombrer 6 systèmes (ou matrices) entre les tensions V_1 et V_2 et les courants I_1 et I_2.

- **Matrice Impédance**

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{21} \end{bmatrix} . \begin{bmatrix} I_1 \\ I_2 \end{bmatrix}$$

Les éléments de la matrice $[Z]$ ont la dimension d'impédances.

- **Matrice Admittance**

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{21} \end{bmatrix} . \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$$

Les éléments de la matrice $[Y]$ ont la dimension d'admittances.

$$[Y] = [Z]^{-1}$$

- **Matrice de Transfert**

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} . \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix}$$

La matrice $[T]$ exprime les grandeurs d'entrée en fonction des grandeurs de sortie.
A et D sont sans dimension, alors que B est une impédance et C une admittance.

- **Matrice de Transfert inverse**

$$\begin{bmatrix} V_2 \\ I_2 \end{bmatrix} = \begin{bmatrix} A' & B' \\ C' & D' \end{bmatrix} . \begin{bmatrix} V_1 \\ -I_1 \end{bmatrix}$$

La matrice $[T']$ exprime les grandeurs de sortie en fonction des grandeurs d'entrée.

$$[T'] = [T]^{-1}$$

- **Matrice Hybride**

$$\begin{bmatrix} V_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} h_{11} & h_{12} \\ h_{21} & h_{21} \end{bmatrix} . \begin{bmatrix} I_1 \\ V_2 \end{bmatrix}$$

La matrice hybride $[H]$ apparaît lors de l'étude du transistor.
h11 est l'impédance d'entrée du transistor, h21 son admittance de sortie. h12 (ss dimension) est la réaction de la sortie sur l'entrée et h21 (ss dimension le gain) en courant du transistor.

- **Matrice Hybride inverse.**

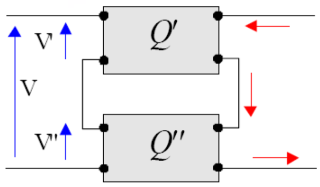
$$\begin{bmatrix} I_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} h'_{11} & h'_{12} \\ h'_{21} & h'_{21} \end{bmatrix} . \begin{bmatrix} V_1 \\ I_2 \end{bmatrix}$$

La matrice inverse $[H']$ est très peu utilisée.

$$[H'] = [H]^{-1}$$

4. Association de quadripôles

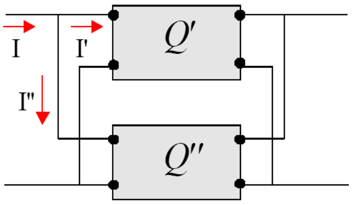
- **Association en série** : il y a additivité des tensions alors que les courants sont identiques.



$$[V'] = [Z'].[I'] \quad \text{et} \quad [V''] = [Z''].[I'']$$
$$[V] = [V'] + .[V''] \quad \text{alors que} \quad [I] = [I'] = [I'']$$

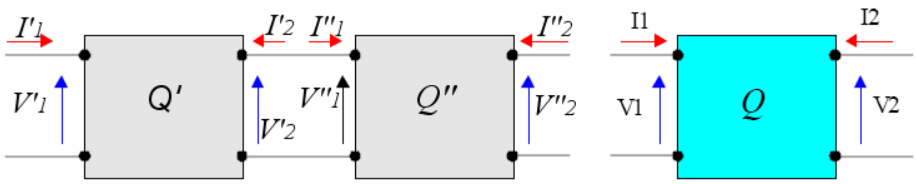
$$\text{d'où} : [Z] = [Z'] + [Z'']$$

- **Association en parallèle** : il y a additivité des courants alors que les tensions sont identiques.



On démontrerait, comme précédemment que : $[Y] = [Y'] + [Y'']$

- **Association en cascade** : la sortie du premier quadripôle est reliée à l'entrée du deuxième quadripôle.



$$\begin{bmatrix} V'_1 \\ I'_1 \end{bmatrix} = [T'].\begin{bmatrix} V'_2 \\ -I'_2 \end{bmatrix} \quad \text{et} \quad \begin{bmatrix} V''_1 \\ I''_1 \end{bmatrix} = [T''].\begin{bmatrix} V''_2 \\ -I''_2 \end{bmatrix}$$

or : $V'_2 = V''_2$ et $-I'_2 = I''_1$

donc : $\begin{bmatrix} V'_1 \\ I'_1 \end{bmatrix} = [T'].[T''].\begin{bmatrix} V''_2 \\ -I''_2 \end{bmatrix}$ ou encore : $\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = [T'].[T''].\begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} = [T].\begin{bmatrix} V_2 \\ -I_2 \end{bmatrix}$ donc : $[T] = [T'].[T'']$

La matrice de transfert du quadripôle équivalent est égal au produit de la première matrice de transfert par la seconde. *Attention ce produit n'est pas commutatif*.

IUT Perpignan	ELECTRICITE - ELECb	TD N°7
Les quadripôles		J. BRESSON

EXERCICES

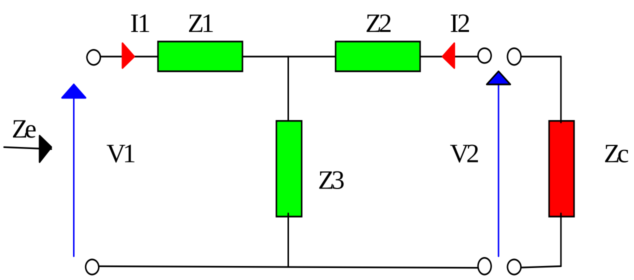
1. Impédance itérative :

a) Déterminer les impédances Zij=f(Zi) de la matrice impédance du quadripôle en Té de la figure 1. On donne :

$$V_1 = Z_{11}I_1 + Z_{12}I_2$$
$$V_2 = Z_{21}I_1 + Z_{22}I_2$$

b) Dans le cas où $Z_1 = Z_2$:

- Déterminer l'impédance d'entrée Ze du quadripôle lorsque l'on branche en sortie une impédance de charge Zc.
- En déduire la valeur remarquable de Zc qui valide la condition suivante : Ze = Zc (cette valeur particulière de Zc s'appelle l'*impédance itérative*).
- Soit le quadripôle de la figure 2, donner l'expression de Zc(ω). Que devient cette expression lorsque l'on est en basses fréquences (ω faible) ?
- AN : En déduire la valeur numérique de Zc (L=0,09H, C=8µF).



quadripôle en Té

Fig. 1

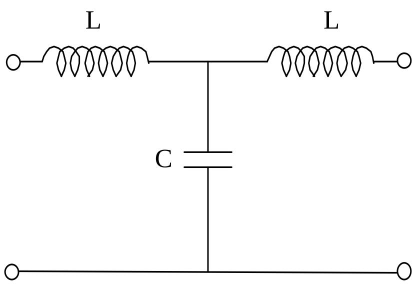
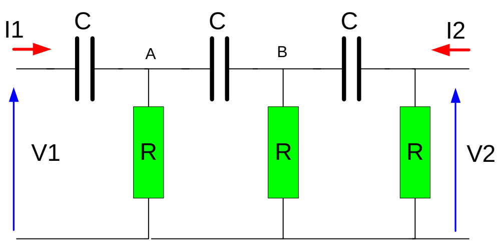


Fig. 2

2. Cellules RC en cascade



- Déterminer la matrice de transfert du réseau en échelle constitué de trois cellules CR identiques. On posera $z = \frac{1}{jRC\omega} = -jx$
- En déduire la fonction de transfert du circuit $T(j\omega) = \frac{V_2}{V_1}$ lorsque la sortie est à vide.
- Pour quelle condition, cette fonction de transfert devient-elle réelle et quelle est sa valeur ?
- Tracer l'allure du module et de la phase de $T(j\omega) = \frac{V_2}{V_1}$.